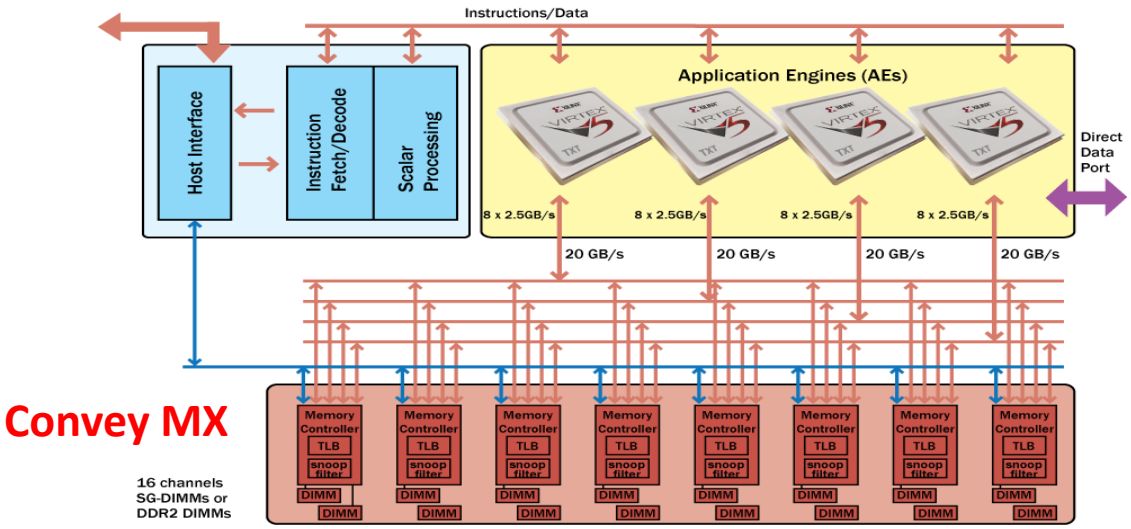
Г.С. Елизаров, В.С. Горбунов, А.Г. Титов

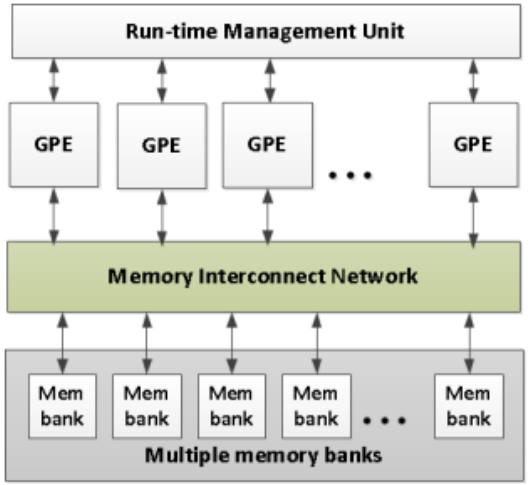
Применение ПЛИС Xilinx UltraScale для создания высокопроизводительных реконфигурируемых суперкомпьютеров

НСКФ-2014

ФГУП «НИИ «Квант», г. Москва, info@rdi-kvant.ru

Пример применения ПЛИС





Graph-500 (2014 год)	GTEPS	Cost	Power	GTEPS/kW	Scale
107. Dingus (Convey HC-1ex /4 FPGA)	1,7	~100k$	0,8 kW	2,1	28
104. URAN (Cluster/ 16 nodes, 32 CPU Xeon)	1,8	~120 k$	3 kW	0,6	29
60. fox6 (Convey MX-100/5 FPGA)	14,6		1 kW	**14,6**	29
59. Todi (Cray Inc/ Xk7, Gemini, 272 nodes)	15,6		8 kW	1,9	29
58. kitty6 (Server/ Xeon E5-2650, GeForce TITAN)	17	~10 k$	0,3 kW	**56,7**	25

Brahim Betkaoui , Yu Wang , David B. Thomas , Wayne Luk «A Reconfigurable Computing Approach for Efficient and Scalable Parallel Graph Exploration», 2012, IEEE 23rd International Conference on Application-Specific Systems, Architectures and Processors

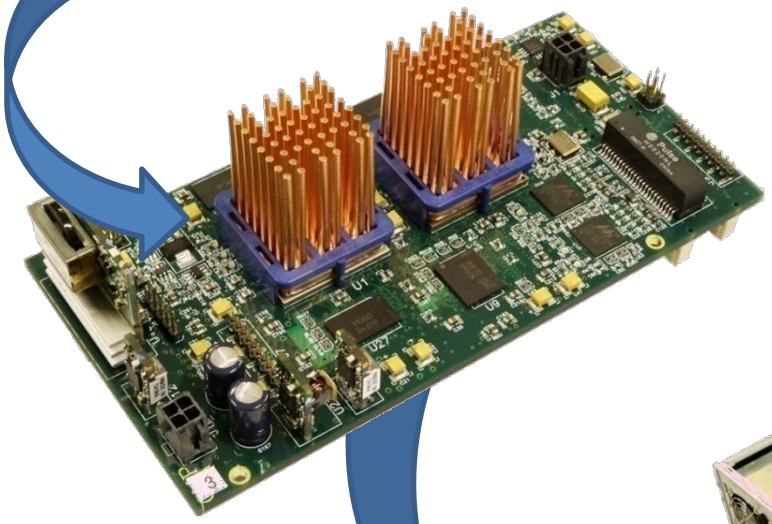
ФГУП НИИ КВАНТ

Реконфигурируемая вычислительная система РВС-1К для научных расчетов (в ИПМ им М.В. Келдыша РАН с 2010 года)

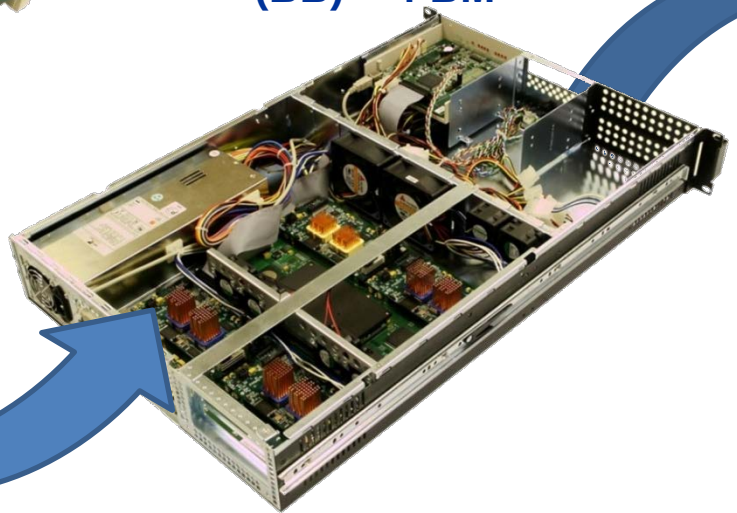
ПЛИС Xilinx
XC5VLX110

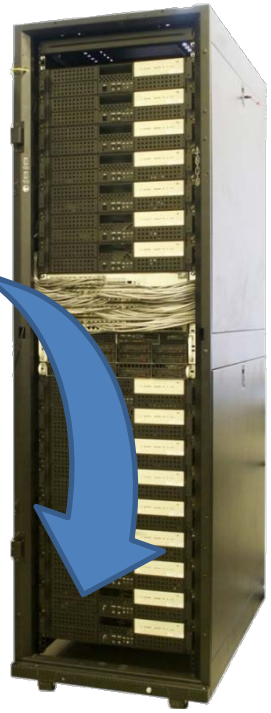
Количество ПЛИС = 64
Производительность - 1 TFLOPS
Энергопотребление 4 кВт
Объем памяти на одной ПЛИС 64 МБ SDRAM

Вычислительный модуль (ВМ)

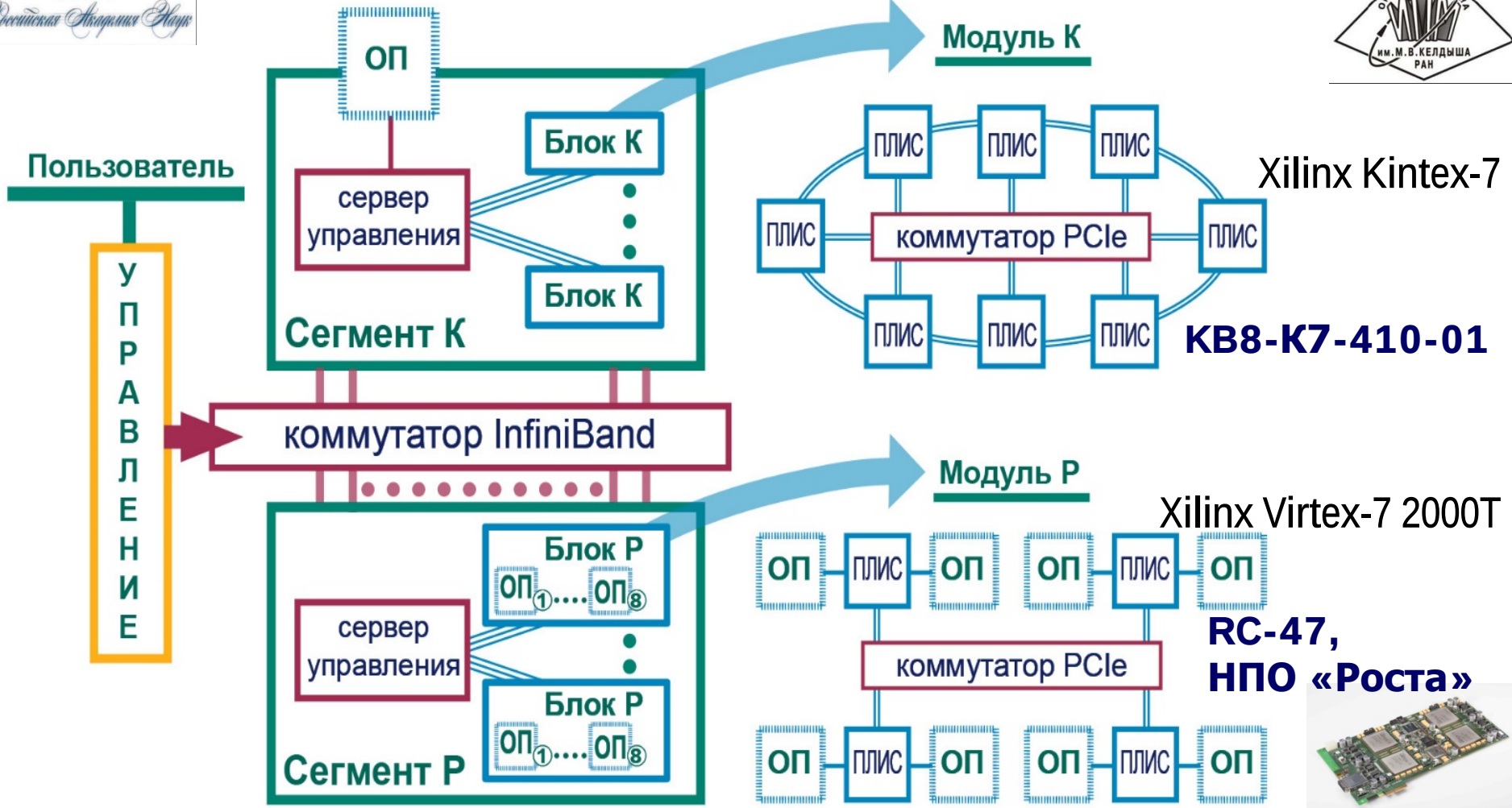


Вычислительный блок (ВБ) = 4 ВМ





Структура моделирующей гибридно-гетерогенной вычислительной системы



Потенциальные возможности ПЛИС

Тип чипа	Intel SB-EP	Xilinx Kintex -7	Xilinx Kintex-U*	Cray XMT
Чип	Xeon E5-2670	**Xilinx XC7K480T**	**Xilinx XCKU115**	Thread Storm
Тактовая частота	2 600 МГц	**450 МГц**	**525 МГц**	500 МГц
Скорость памяти на чипе	1 Тбит/с	**~30 Тбит/с**	**>70 Тбит/с**	30* Тбит/с
Скорость внешней памяти	50 Гбайт/с	**до 100 Гбайт/с**	**> 100 Гбайт/с**	128* Гбайт/с
Количество портов памяти	1	**>8**	**>8**	1-4*
Мощность	~220 Вт	**~60 Вт**		60 Вт

* Оценка авторов

ФГУП НИИ КВАНТ

Возможности нового семейства ПЛИС Xilinx Ultrascale

	Kintex-7	Kintex-US	Virtex-7	Virtex-US
Логические ячейки, тыс.	478	**1161**	1995	**4407**
Блочная память, Мбит	34	**76**	68	**115**
Секций DSP	1920	**5520**	3600	**2880**
Приемопередатчики	32	**64**	96	**104**
Пиковая скорость передачи, Гбит/с	800	**2086**	2784	**5101**
Интерфейсы PCI Express	1	**4**	4	**6**

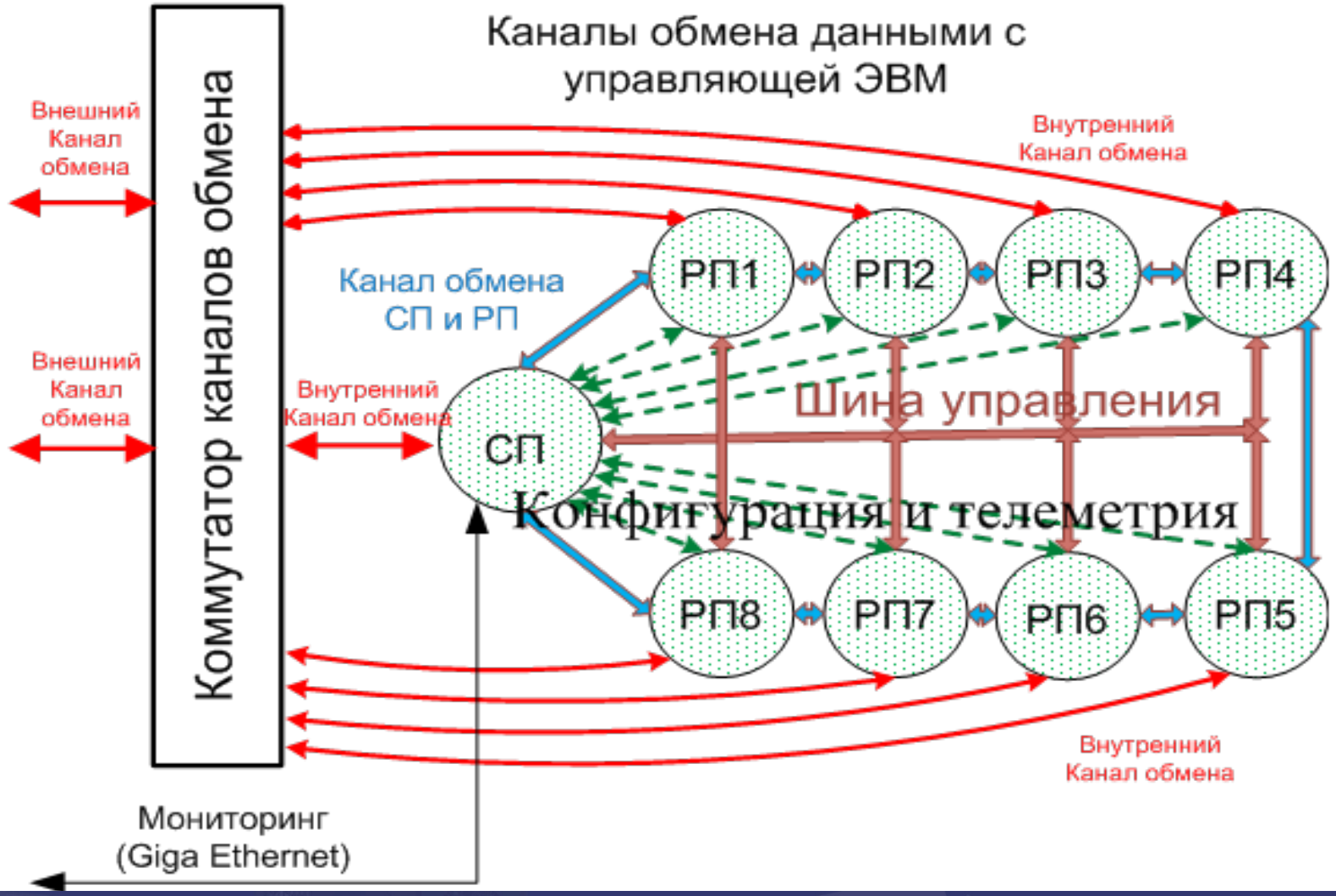
ФГУП НИИ КВАНТ

Модуль КВ8-KU-075-01 «Топаз-3»

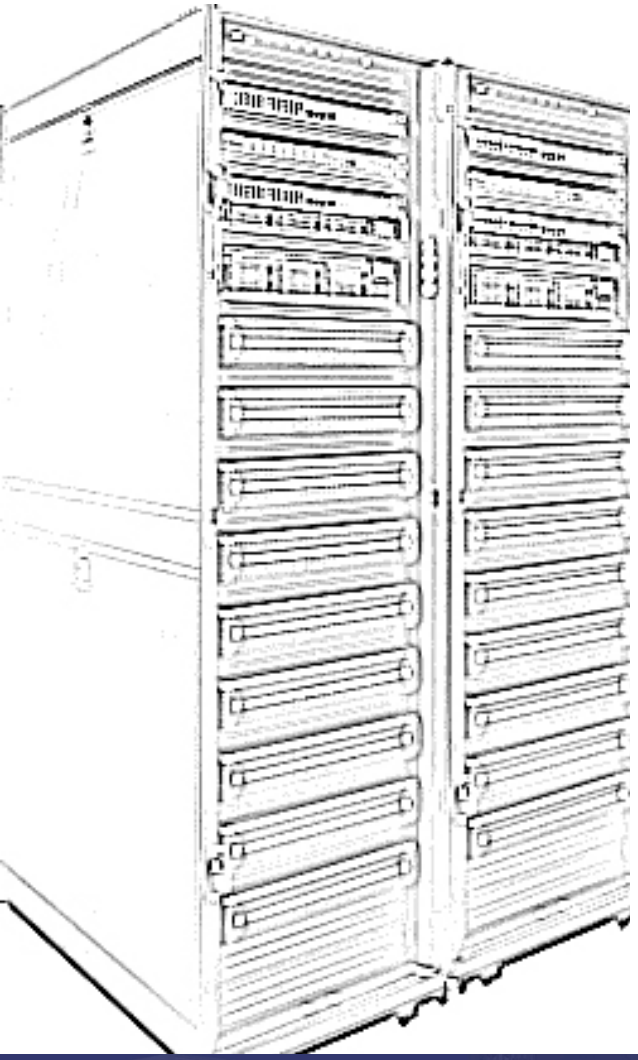
- **восемь рабочих ПЛИС: Xilinx Kintex-US (XCKU040/060/075)**
- сервисная ПЛИС: Xilinx Virtex-6 (LX75/130/195/240T) FF(G)784
- все ПЛИС имеют **PCI Express Gen1 x4 или Gen2**
- сеть PCI Express - PEX8648 коммутатор (**2 внешних порта x4**)
- микросхема FLASH памяти: 512 Мбит
- память SDRAM: 1Gb DDR3 SDRAM DDR-800,
- размер модуля: 375×150 мм сеть Ethernet: Fast Ethernet Base-T

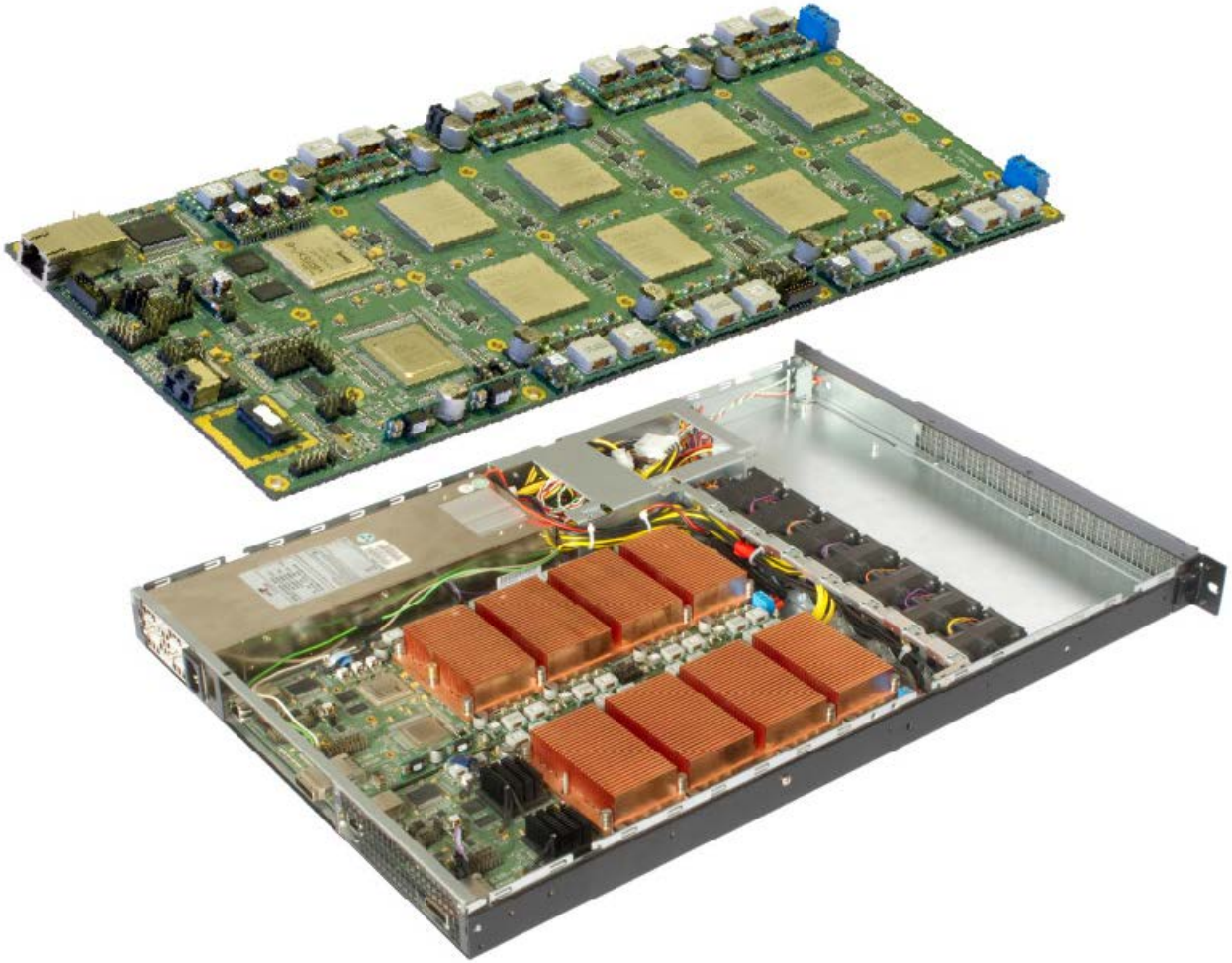
ФГУП НИИ КВАНТ

Модуль KB8-KU-075-01 «Топаз-3» - соединение рабочих ПЛИС



Модуль KB8-KU-075-01 «Топаз-3» и вычислительный блок





Сравнение технико-экономических параметров

ПЛИС					
Стоимость		Количество ячек		Энергопотребление	
Kintex-7	Kintex-US	Kintex-7	Kintex-US	Kintex-7	Kintex-US
1	**½**	**1**	**1,13**	**1**	**½**

Реконфигурируемый вычислительный модуль					
Стоимость		Количество ПЛИС		Энергопотребление	
Kintex-7	Kintex-US	Kintex-7	Kintex-US	Kintex-7	Kintex-US
1	**0,7**	**8**	**8**	**1**	**0,55**

Реконфигурируемый вычислительный блок					
Стоимость		Количество ПЛИС		Энергопотребление	
Kintex-7	Kintex-US	Kintex-7	Kintex-US	Kintex-7	Kintex-US
1	**0,75**	**16**	**16**	**1**	**0,6**

Программное обеспечение

- комплексы для разработки программ на ПЛИС (Си, C++, SystemC, VHDL, Verilog)
- драйвер для работы с устройствами, реализующими заданный алгоритм в ПЛИС
- библиотека программного интерфейса
- программы и утилиты конфигурирования, управления и диагностики ПЛИС
- примеры и тесты

Поддержка разработки ПО для ПЛИС

САПР Vivado, Catapult C- трансляция описания алгоритма на языках программирования C, C++, System C в HDL-описание, дальнейший синтез - Precision Synthesis

Precision Synthesis - VHDL, Verilog, EDIF

HDL Designer Series - редактор алгоритмов (flow chart)

ModelSim SE - моделирование высокоуровневых и низкоуровневых (уровень RTL или «вентильный» уровень) описаний на языках VHDL, Verilog и SystemC

САПР Synplify компании Synopsys - средство логического синтеза, визуализации и оптимизации

Пакет ISE Foundation (Integrated software environment) система сквозного проектирования ПЛИС, включая программирование кристалла

Заключение

- Применение ПЛИС в качестве ускорителя вычислений позволяет:
  - значительно повысить производительность вычислительных систем при ограничениях мощности электропотребления
  - лучше выполнять “неудобные” для CPU и GPGPU вычисления
  - снизить стоимость владения этих систем
- Программное обеспечение позволяет реализовать управление вычислительным процессом с большим числом ПЛИС, имеется возможность программирования на языках высокого уровня
- Новые компоненты на базе ПЛИС Xilinx Kintex-Ultrascale-040 на 25% дешевле, потребление электроэнергии снижено до 40%

Спасибо за внимание!

ФГУП «НИИ «Квант», г. Москва, info@rdi-kvant.ru